

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Yusuke Igarashi et al. Art Unit : Unknown
Serial No. : Examiner : Unknown
Filed : September 22, 2003
Title : METHOD FOR MANUFACTURING CIRCUIT DEVICES

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

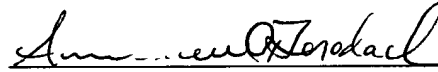
Applicants hereby confirm their claim of priority under 35 USC §119 from the Japanese
Application No. 2002-281888 filed September 26, 2002.

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: 9/22/03



Samuel Borodach
Reg. No. 38,388

Fish & Richardson P.C.
45 Rockefeller Plaza, Suite 2800
New York, New York 10111
Telephone: (212) 765-5070
Facsimile: (212) 258-2291

30162543.doc

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. EU284282961US

September 22, 2003
Date of Deposit

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 2 6 日
Date of Application:

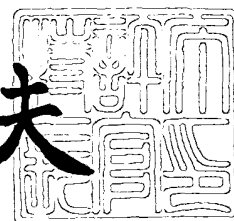
出 願 番 号 特 願 2 0 0 2 - 2 8 1 8 8 8
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 2 8 1 8 8 8]

出 願 人
Applicant(s): 三洋電機株式会社
 関東三洋セミコンダクターズ株式会社

2 0 0 3 年 8 月 1 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫





【書類名】 特許願

【整理番号】 KDA1020057

【提出日】 平成14年 9月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/48

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 五十嵐 優助

【発明者】

 【住所又は居所】 群馬県邑楽郡大泉町仙石二丁目2468番地1 関東三
洋セミコンダクターズ株式会社内

 【氏名】 坂本 則明

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

 【代表者】 桑野 幸徳

【特許出願人】

 【識別番号】 301079420

 【氏名又は名称】 関東三洋セミコンダクターズ株式会社

 【代表者】 玉木 隆明

【代理人】

 【識別番号】 100091605

 【弁理士】

 【氏名又は名称】 岡田 敬

 【連絡先】 0 2 7 6 - 4 0 - 1 1 9 2



【選任した代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【手数料の表示】

【予納台帳番号】 093080

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001614

【包括委任状番号】 0210358

【プルーフの要否】 要

【書類名】 明細書
【発明の名称】 回路装置の製造方法
【特許請求の範囲】

【請求項 1】 第 1 の導電膜と第 2 の導電膜が第 3 の導電膜を介して積層された積層板を準備する工程と、

前記第 1 の導電膜を所望のパターンにエッチングすることにより第 1 の導電配線層を形成する工程と、

前記第 1 の導電配線層をマスクとして用いて前記第 3 の導電膜を選択的に除去する工程と、

第 4 の導電膜に第 1 の絶縁層が付着された絶縁シートを、前記第 1 の絶縁層が、前記第 3 の導電膜を除去することで露出した第 2 の導電膜表面部、前記第 1 の導電配線層および第 3 の導電膜端面とを被覆するように積層させる工程と、

前記第 4 の導電膜を所望のパターンにエッチングすることにより第 2 の導電配線層を形成する工程と、

多層接続手段を形成し、前記第 1 の導電配線層と前記第 2 の導電配線層とを電氣的に接続する工程と、

前記第 2 の導電配線層を第 2 の絶縁層で被覆する工程と、

前記第 2 の絶縁層を部分的に除去することにより前記第 2 の導電配線層を選択的に露出させて露出部を形成する工程と、

前記第 2 の絶縁層上に半導体素子を固着して前記半導体素子と前記第 2 の導電配線層とを電氣的に接続する工程と、

前記半導体素子を封止樹脂層で被覆する工程と、

前記第 2 の導電膜を除去して前記第 3 の導電膜を裏面に露出させる工程と、

前記第 3 の導電膜の所望個所に外部電極を形成する工程とを具備することを特徴とする回路装置の製造方法。

【請求項 2】 前記第 3 の導電膜までエッチングすることにより、前記導電配線層が微細に形成されることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 3】 前記第 1 の導電膜のみをエッチングする溶液を用いることを

特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 4】 前記エッチングを行う前記溶液として、塩化第 2 銅または塩化第 2 鉄が含まれた溶液を使用することを特徴とする請求項 3 記載の回路装置の製造方法。

【請求項 5】 前記第 3 の導電膜は、電界剥離により除去されることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 6】 前記第 3 の導電膜のみをエッチングする溶液を用いたエッチングで前記第 3 の導電膜を除去することを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 7】 前記溶液は、ヨウ素系の溶液であることを特徴とする請求項 6 記載の回路装置の製造方法。

【請求項 8】 前記第 2 の導電膜を全面エッチングすることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 9】 前記第 2 の導電膜が、前記第 1 の導電膜よりも厚く形成されることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 10】 前記絶縁層は熱可塑性樹脂、熱硬化性樹脂又は感光性樹脂であることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 11】 前記第 1 の導電膜および前記第 2 の導電膜は銅を主材料とした金属であり、前記第 3 の導電膜は銀を主材料とした金属であることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 12】 前記第 2 の導電膜をベースとして、前記第 3 の導電膜と前記第 1 の導電膜とを電気メッキで積層することにより前記積層板を製造することを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 13】 前記積層板は、圧延接合で形成されることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 14】 前記露出させメッキした第 1 の導電膜部分と半導体素子以外の電子部品を電氣的に接続させることを特徴とする請求項 1 記載の回路装置の製造方法。

【請求項 15】 前記絶縁シートは、真空プレスまたは真空ラミネートによ

り形成することを特徴とする請求項1記載の回路装置の製造方法。

【請求項16】 レーザー加工により、前記絶縁層を部分的に除去することを特徴とする請求項1記載の回路装置の製造方法。

【請求項17】 リソグラフィ工程により、前記絶縁層を部分的に除去することを特徴とする請求項1記載の回路装置の製造方法。

【請求項18】 前記第2の導電層を電極として用いた電界メッキにより、前記第1の絶縁層を部分的に除去した貫通孔にメッキで銅を主とした金属を積み上げ、前記第1の導電配線層と前記第2の導電配線層を接続することを特徴とする請求項1記載の回路装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、回路装置の製造方法に関し、特にエッチングの工程に於いてバリヤ層となる第3の導電膜を介して積層された2枚の導電膜を用いた、多層配線構造を有する、薄型の回路装置の製造方法に関するものである。

【0002】

【従来の技術】

近年、ICパッケージは携帯機器や小型・高密度実装機器への採用が進み、従来のICパッケージとその実装概念が大きく変わろうとしている。従来の半導体装置に関する技術として、絶縁樹脂シートの一例としてフレキシブルシートであるポリイミド樹脂シートを採用した半導体装置がある（例えば、特許文献1参照）。

【0003】

図19～図21は、フレキシブルシート50をインターポーザー基板として採用するものである。尚、各図の上を示す図面は、平面図、下を示す図面は、A-A線の断面図である。

【0004】

まず図19に示すフレキシブルシート50の上には、接着剤を介して銅箔パターン51が貼り合わされて用意されている。この銅箔パターン51は、実装され

る半導体素子がトランジスタ、ICにより、そのパターンが異なるが、一般には、ボンディングパッド51A、アイランド51Bが形成されている。また符号52は、フレキシブルシート50の裏面から電極を取り出すための開口部であり、前記銅箔パターン51が露出している。

【0005】

続いて、このフレキシブルシート50は、ダイボンダーに搬送され、図20の如く、半導体素子53が実装される。その後、このフレキシブルシート50は、ワイヤーボンダーに搬送され、ボンディングパッド51Aと半導体素子53のパッドが金属細線54で電氣的に接続されている。

【0006】

最後に、図21(A)の如く、フレキシブルシート50の表面に封止樹脂55が設けられて封止される。ここでは、ボンディングパッド51A、アイランド51B、半導体素子53および金属細線54を被覆するようにトランスファーマールドされる。

【0007】

その後、図21(B)に示すように、半田や半田ボール等の接続手段56が設けられ、半田リフロー炉を通過することで開口部52を介してボンディングパッド51Aと融着した球状の半田56が形成される。しかもフレキシブルシート50には、半導体素子53がマトリックス状に形成されるため、図20の様にダイシングされ、個々に分離される。

【0008】

また図21(C)に示す断面図は、フレキシブルシート50の両面に電極として51Aと51Dが形成されているものである。このフレキシブルシート50は、一般に、両面がパターンニングされてメーカーから供給されている。

【0009】

【特許文献1】

特開2000-133678号公報(第5頁、第2図)

【0010】

【発明が解決しようとする課題】

上述したフレキシブルシート 50 を用いた半導体装置は周知の金属フレームを用いないので、極めて小型で薄型のパッケージ構造を実現できる利点を有するが、実質的にフレキシブルシート 50 の表面に設けた 1 層の銅箔パターン 51 のみで配線を行うものである。これはフレキシブルシートが柔らかいために導電膜のパターン形成前後で歪みが発生し、積層する層間の位置ズレが大きく多層配線構造には適さない問題点があった。

【0011】

多層配線構造を実現するにはシートの歪みを抑えるための支持強度が必要となるため、フレキシブルシート 50 を約 $200\ \mu\text{m}$ と十分に厚くする必要があり、薄型化に逆行することになる。

【0012】

更に製造方法においては、前述した製造装置、例えばダイボンター、ワイヤーボンダー、トランスファーモールド装置、リフロー炉等に於いて、フレキシブルシート 50 が搬送されて、ステージまたはテーブルと言われる部分に装着される。

【0013】

しかしフレキシブルシート 50 のベースとなる絶縁樹脂の厚みは $50\ \mu\text{m}$ 程度と薄くすると、表面に形成される銅箔パターン 51 の厚みも $9\sim 35\ \mu\text{m}$ と薄い場合、図 22 に示すように反ったりして搬送性が非常に悪く、また前述したステージやテーブルへの装着性が悪い欠点があった。これは、絶縁樹脂自身が非常に薄いために依る反り、銅箔パターン 51 と絶縁樹脂との熱膨張係数との差による反りが考えられる。

【0014】

また開口部 52 の部分は、モールドの際に上から加圧されるため、ボンディングパッド 51 A の周辺を上反らせる力が働き、ボンディングパッド 51 A の接着性を悪化させることもあった。

【0015】

またフレキシブルシート 50 を構成する樹脂材料自身にフレキシブル性が無かったり、熱伝導性を高めるためにフィラーを混入すると、堅くなる。この状態で

ワイヤーボンダーでボンディングするとボンディング部分にクラックが入る場合がある。またトランスファーモールドの際も、金型が当接する部分でクラックが入る場合がある。これは図 22 に示すように反りがあるとより顕著に現れる。

【0016】

今まで説明したフレキシブルシート 50 は、裏面に電極が形成されないものであったが、図 21 (C) に示すように、フレキシブルシート 50 の裏面にも電極 51D が形成される場合もある。この時、電極 51D が前記製造装置と当接したり、この製造装置間の搬送手段の搬送面と当接するため、電極 51D の裏面に損傷が発生する問題があった。この損傷が入ったままで電極として成るため、後に熱が加わったりすることにより電極 51D 自身にクラックが入る問題点やマザーボードへの半田接続時に半田濡れ性が低下する問題点もあった。

【0017】

またフレキシブルシート 50 の裏面に電極 51D が設けられると、トランスファーモールドの際、ステージに面接触できない問題点が発生する。この場合、前述したようにフレキシブルシート 50 が堅い材料で成ると、電極 51D が支点となり、電極 51D の周囲が下方に加圧されるため、フレキシブルシート 50 にクラックを発生させる問題点があった。

【0018】

本発明者は斯かる問題点を解決するために、薄い第 1 の導電膜と厚い第 2 の導電膜を、第 3 の導電膜を介して積層させた積層板を用いることを提案した。

【0019】

【課題を解決するための手段】

本発明は、第 1 に、第 1 の導電膜と第 2 の導電膜が第 3 の導電膜を介して積層された積層板を準備する工程と、前記第 1 の導電膜を所望のパターンにエッチングすることにより第 1 の導電配線層を形成する工程と、前記第 1 の導電配線層をマスクとして用いて前記第 3 の導電膜を選択的に除去する工程と、第 4 の導電膜に第 1 の絶縁層が付着された絶縁シートを、前記第 1 の絶縁層が、前記第 3 の導電膜を除去することで露出した第 2 の導電膜表面部、前記第 1 の導電配線層および第 3 の導電膜端面とを被覆するように積層させる工程と、前記第 4 の導電膜を

所望のパターンにエッチングすることにより第2の導電配線層を形成する工程と、多層接続手段を形成し、前記第1の導電配線層と前記第2の導電配線層とを電氣的に接続する工程と、前記第2の導電配線層を第2の絶縁層で被覆する工程と、前記第2の絶縁層を部分的に除去することにより前記第2の導電配線層を選択的に露出させて露出部を形成する工程と、前記第2の絶縁層上に半導体素子を固着して前記半導体素子と前記第2の導電配線層とを電氣的に接続する工程と、前記半導体素子を封止樹脂層で被覆する工程と、前記第2の導電膜を除去して前記第3の導電膜を裏面に露出させる工程と、前記第3の導電膜の所望個所に外部電極を形成する工程とを具備することを特徴とする。

【0020】

本発明は、第2に、前記第3の導電膜までエッチングすることにより、前記導電配線層が微細に形成されることを特徴とする。

【0021】

本発明は、第3に、前記第1の導電膜のみをエッチングする溶液を用いることを特徴とする。

【0022】

本発明は、第4に、前記エッチングを行う前記溶液として、塩化第2銅または塩化第2鉄が含まれた溶液を使用することを特徴とする。

【0023】

本発明は、第5に、前記第3の導電膜は、電界剥離により除去されることを特徴とする。

【0024】

本発明は、第6に、前記第3の導電膜のみをエッチングする溶液を用いたエッチングで前記第3の導電膜を除去することを特徴とする。

【0025】

本発明は、第7に、前記溶液は、ヨウ素系の溶液であることを特徴とする。

【0026】

本発明は、第8に、前記第2の導電膜を全面エッチングすることを特徴とする。

【0027】

本発明は、第9に、前記第2の導電膜が、前記第1の導電膜よりも厚く形成されることを特徴とする。

【0028】

本発明は、第10に、前記絶縁層は熱可塑性樹脂、熱硬化性樹脂又は感光性樹脂であることを特徴とする。

【0029】

本発明は、第11に、前記第1の導電膜および前記第2の導電膜は銅を主材料とした金属であり、前記第3の導電膜は銀を主材料とした金属であることを特徴とする。

【0030】

本発明は、第12に、前記第2の導電膜をベースとして、前記第3の導電膜と前記第1の導電膜とを電気メッキで積層することにより前記積層板を製造することを特徴とする。

【0031】

本発明は、第13に、前記積層板は、圧延接合で形成されることを特徴とする。

【0032】

本発明は、第14に、前記露出させメッキした第1の導電膜部分と半導体素子以外の電子部品を電氣的に接続させることを特徴とする。

【0033】

本発明は、第15に、前記絶縁シートは、真空プレスまたは真空ラミネートにより形成することを特徴とする。

【0034】

本発明は、第16に、レーザー加工により、前記絶縁層を部分的に除去することを特徴とする。

【0035】

本発明は、第17に、リソグラフィ工程により、前記絶縁層を部分的に除去することを特徴とする。

【0036】

本発明は、第18に、前記第2の導電層を電極として用いた電界メッキにより、前記第1の絶縁層を部分的に除去した貫通孔にメッキで銅を主とした金属を積み上げ、前記第1の導電配線層と前記第2の導電配線層を接続することを特徴とする。

【0037】

【発明の実施の形態】

本発明の回路装置の製造方法について、図1～図18を参照して説明する。

【0038】

本発明の回路装置の製造方法は、第1の導電膜と第2の導電膜が第3の導電膜を介して積層された積層板を準備する工程と、前記第1の導電膜を所望のパターンにエッチングすることにより第1の導電配線層を形成する工程と、前記第1の導電配線層をマスクとして用いて前記第3の導電膜を選択的に除去する工程と、第4の導電膜に第1の絶縁層が付着された絶縁シートを、前記第1の絶縁層が、前記第3の導電膜を除去することで露出した第2の導電膜表面部、前記第1の導電配線層および第3の導電膜端面とを被覆するように積層させる工程と、前記第4の導電膜を所望のパターンにエッチングすることにより第2の導電配線層を形成する工程と、多層接続手段を形成し、前記第1の導電配線層と前記第2の導電配線層とを電氣的に接続する工程と、前記第2の導電配線層を第2の絶縁層で被覆する工程と、前記第2の絶縁層を部分的に除去することにより前記第2の導電配線層を選択的に露出させて露出部を形成する工程と、前記第2の絶縁層上に半導体素子を固着して前記半導体素子と前記第2の導電配線層とを電氣的に接続する工程と、前記半導体素子を封止樹脂層で被覆する工程と、前記第2の導電膜を除去して前記第3の導電膜を裏面に露出させる工程と、前記第3の導電膜の所望個所に外部電極を形成する工程とから構成されている。このような各工程を以下にて説明する。

【0039】

本発明の第1の工程は、図1に示すように、薄い第1の導電膜11と厚い第2の導電膜12が第3の導電膜13を介して積層された積層板10を準備すること

にある。

【0040】

積層板10の表面は、実質全域に第1の導電膜11が形成され、第3の導電膜13を介して、裏面にも実質全域に第2の導電膜12が形成されるものである。また、第1の導電膜11および第2の導電膜12は、好ましくは、Cuを主材料とするもの、または公知のリードフレームの材料から成る。第1の導電膜11、第2の導電膜12および第3の導電膜13は、メッキ法、蒸着法またはスパッタ法で形成されたり、圧延法やメッキ法により形成された金属箔が貼着されても良い。なお、第1の導電膜11および第2の導電膜12としてはAl、Fe、Fe-Ni、公知のリードフレーム材等でも良い。

【0041】

第3の導電膜13の材料は、第1の導電膜11および第2の導電膜12を除去する際に使用されるエッチング液に、エッチングされない材料が採用される。また、第3の導電膜13裏面には半田等から成る外部電極24が形成されるので、外部電極24の付着性も考慮される。具体的に、第3の導電膜13の材料としては金、銀、パラジウムから成る導電材料を採用することができる。

【0042】

第1の導電膜の厚さは、微細なパターンを形成するために薄く形成され、その厚さは5～35 μ m程度である。第2の導電パターンは、全体を機械的に支持するために厚く形成され、その厚さは70～200 μ m程度である。第3の導電膜13は、第1の導電膜11および第2の導電膜12をエッチングする際にバリア層として機能し、その厚さは1～10 μ m程度に形成される。

【0043】

本発明の特徴とする点は、第2の導電膜12を第1の導電膜11よりも厚く形成するところにある。第1の導電膜は厚さが5～35 μ m程度に形成され、できるだけ薄くしてファインパターンが形成できるように配慮される。第2の導電膜12は厚さが70～200 μ m程度で良く、支持強度を持たせる点が重視される。

【0044】

従って、第2の導電膜12を厚く形成することにより、積層板10の平坦性を維持でき、後の工程の作業性を向上させることができる。

【0045】

更には、第2の導電膜12は、色々な工程を経るために傷が入ってしまう。しかし厚い第2の導電膜12は後の工程で除去するため、完成品である回路装置に傷が残ってしまうのを防止することができる。また平坦性を維持しながら封止樹脂を硬化できるので、パッケージの裏面も平坦にでき、積層板10の裏面に形成される外部電極もフラットに配置できる。よって、実装基板上の電極と積層板10裏面の電極とを当接でき、半田不良を防止することができる。

【0046】

次に上記した積層板10の具体的な製造方法について述べる。積層板10は、電気メッキによる積層または圧延接合により製造することができる。電気メッキにより積層板10を製造する場合は、先ず第2の導電膜12を用意する。そして、第2の導電膜12の裏面に電極を設けて、電界メッキ法により第3の導電膜を積層させる。その後に同じく電界メッキ法により、第3の導電膜上に第1の導電膜を積層させる。圧延により積層板を製造する場合は、板状に用意された第1の導電膜11、第2の導電膜12および第3の導電膜13を、ロール等により熱と圧力を加えて接合させる。

【0047】

本発明の第2の工程は、図2および図3に示す如く、第1の導電膜11を所望のパターンにエッチングして第1の導電配線層11Aを形成することにある。

【0048】

第1の導電膜11上に所望のパターンのホトレジストPRで被覆し、ボンディングパッドや配線を形成する導電配線層11Aをケミカルエッチングにより形成する。第1の導電膜11はCuを主材料とするものであるので、エッチング液は、塩化第2鉄または塩化第2銅を用いれば良い。第1の導電膜11をエッチングすることにより、第3の導電膜13もエッチング液に接触するが、第3の導電膜13の材料は塩化第2鉄および塩化第2銅にエッチングされないものであるので、第3の導電膜13の表面でエッチングはストップする。このことから、第1の

導電膜 11 は厚さが $5 \sim 35 \mu\text{m}$ 程度に形成されているので、第 1 の導電配線層 11A は $50 \mu\text{m}$ 以下のファインパターンに形成できる。また、図 3 に示すように、レジスト PR は、第 1 の導電配線層 11A を形成した後に除去される。

【0049】

本発明の特徴は、第 1 の導電膜 11 をエッチングする工程に於いて、第 3 の導電膜 13 でエッチングをストップさせることにある。本工程でエッチングされる第 1 の導電膜 11 は主に Cu から形成されており、Cu を部分的に除去するエッチング液としては、塩化第 2 鉄または塩化第 2 銅が使用される。それに対して、第 3 の導電膜 13 は塩化第 2 鉄および塩化第 2 銅にエッチングされない導電性材料から形成されているので、エッチングは第 3 の導電膜 13 の表面でストップする。第 3 の導電膜 13 の材料としては、金、銀およびパラジウムを採用することができる。

【0050】

本発明の第 3 の工程は、図 4 に示す如く、第 1 の導電配線層 11A をマスクとして用いて第 3 の導電膜 13 を除去することにある。

【0051】

前工程で形成された第 1 の導電膜 11 より成る第 1 の導電配線層 11A をマスクとして用いて、第 3 の導電膜 13 を選択的に除去する。第 3 の導電膜 13 を選択的に除去する方法としては 2 つの方法を採用することができる。第 1 の方法は、第 3 の導電膜 13 のみを除去する液を用いてエッチングする方法である。第 2 の方法は、電界剥離により第 3 の導電膜 13 のみを除去する方法である。

【0052】

第 1 の方法であるエッチングにより第 3 の導電膜 13 を部分的に除去する方法を説明する。この方法で使用するエッチング液は、第 3 の導電膜 13 をエッチングし且つ第 1 の導電配線層 11A および第 2 の導電膜 12 にはエッチングされないものが使用される。例えば、第 1 の導電配線層 11A および第 2 の導電膜 12 が Cu を主体とする材料から形成され、第 3 の導電膜 13 が Ag 膜である場合は、ヨウ素系のエッチング液を使用することにより第 3 の導電膜 13 のみを除去することができる。第 3 の導電膜 13 がエッチングされることにより、第 2 の導電

膜 12 はヨウ素系のエッチング液に接触するが、例えば Cu から成る第 2 の導電膜 12 はヨウ素系のエッチング液にはエッチングされない。従って、ここでのエッチングは、第 2 の導電膜 12 の表面でストップする。ここで、図 2 のレジスト PR は、この工程の後に除去するのでも構わない。

【0053】

第 2 の方法である電界剥離により第 3 の導電膜 13 のみを除去する方法を説明する。まず、金属イオンを含む溶液と第 3 の導電膜 13 を接触させる。そして溶液の方にプラスの電極を設け、積層板 10 にマイナスの電極を設けて直流電流を流す。このことにより、電界法によるメッキ膜形成と逆の原理で第 3 の導電膜 13 のみが除去される。ここで使用する溶液は、第 3 の導電膜 13 を構成する材料をメッキ処理する際に用いるものである。従って、この方法では、第 3 の導電膜 13 のみが剥離される。

【0054】

本発明の第 4 の工程は、図 5 を参照して、第 4 の導電膜 14 に第 1 の絶縁層 15 が付着された絶縁シート 9 を、第 1 の絶縁層 15 が第 1 の導電配線層 11 A および第 3 の導電膜 13 を被覆するように積層させることにある。

【0055】

図 5 を参照して、第 3 の導電膜 13、第 1 の導電配線層 11 A および部分的に露出した第 2 の導電膜 12 表面は第 1 の絶縁層 15 で被覆される。具体的には、部分的に除去された第 3 の導電膜 13 の側面および第 1 の導電配線層 11 A の上面および側面（端面）が、第 1 の絶縁層 15 で被覆されている。また、部分的に露出した第 2 の導電膜 12 の表面も第 1 の絶縁層 15 で被覆されている。本工程の絶縁シート 9 による被覆は、真空プレスまたはラミネートによる方法で行うことができる。真空プレスは、絶縁シート 9 を積層板 10 に重ねて真空中でプレスする方法であり、複数枚の積層板 10 を一括して処理することができる。ラミネートによる方法は、ローラーを用いて絶縁シート 9 を積層させる方法である。ラミネートによる方法では、アフターキュアの工程はバッチ処理により別工程で行うが、厚みを精度良くコントロールできるメリットを有する。また第 1 の絶縁層 15 のみを上記方法で形成した後に第 4 の導電膜 14 を無電界メッキ及び電界メッ

キで形成しても良い。

【0056】

本発明の第5の工程は、図6および図7を参照して、第4の導電膜14を所望のパターンにエッチングすることにより第2の導電配線層14Aを形成することにある。

【0057】

図6を参照して、第4の導電膜14をエッチング工程で部分的に除去することにより、第2の導電配線層14Aを形成する。第4の導電膜14は薄く形成されており、エッチングは第1の絶縁層でストップするので、第2の導電配線層14Aを微細に形成することができる。ここでは、第4の導電膜14は厚さが5～35 μ m程度に形成されているので、第2の導電配線層14Aは50 μ m以下のファインパターンに形成できる。

【0058】

次に、図7を参照して、貫通孔16を形成することにより、第1の導電配線層11Aを部分的に露出する。この貫通孔16を形成する部分は第2の導電配線層14Aを形成するときと同時に第4の導電膜14をエッチングで除去しておく。第2の導電配線層14AはCuを主材料とするものであるので、エッチング液は、塩化第2鉄または塩化第2銅を用いてケミカルエッチングを行う。貫通孔16の開口径は、ホトリソグラフィーの解像度により変化するが、ここでは50～100 μ m程度である。またこのエッチングの際に、第2の導電膜4は接着性のシート等でカバーしてエッチング液から保護する。しかし第2の導電膜4自体が十分に厚く、エッチング後にも平坦性が維持できる膜厚であれば、少々エッチングされても構わない。なお、第2の導電配線層14AとしてはAl、Fe、Fe-Ni、公知のリードフレーム材等でも良い。

【0059】

続いて、ホトレジストを取り除いた後、第2の導電配線層14Aをマスクにして、レーザーにより貫通孔16真下の第1の絶縁層15を取り除き、貫通孔16の底に第1の導電配線層11Aの表面を露出させる。レーザーとしては、炭酸ガスレーザーが好ましい。またレーザーで絶縁樹脂を蒸発させた後、開口部の底部

に残査がある場合は、過マンガン酸ソーダまたは過硫酸アンモニウム等でウェットエッチングし、この残査を取り除く。

【0060】

なお、本工程では第2の導電配線層14Aが $10\mu\text{m}$ 以下と薄い場合は、ホトレジストで貫通孔16以外を被覆した後に炭酸ガスレーザーで第2の導電配線層14Aおよび第1の絶縁層15を一括して貫通孔16を形成できる。この場合には予め第2の導電配線層14Aの表面を粗化する黒化处理工程が必要である。

【0061】

本発明の第6の工程は、図8を参照して、多層接続手段17を形成し、第1の導電配線層11Aと第2の導電配線層14Aとを電氣的に接続することにある。

【0062】

貫通孔16を含む第1の導電配線層11A全面に第2の導電配線層14Aと第1の導電配線層11Aの電氣的接続を行う多層接続手段17であるメッキ膜を形成する。このメッキ膜は無電解メッキと電解メッキの両方で形成することが可能であり、ここでは、第2の導電膜12を電極として用いた電界メッキにより、第2の導電配線層14Aとメッキ上面が接続して平坦な状態になるまでメッキ膜を形成する。このとき第2の導電膜12およびメッキ電極取り出し部以外の裏面にメッキが付着しないようレジストで保護する。このレジストは表面メッキ部を治具で囲う部分治具メッキでは不要である。これにより貫通孔16はCuで埋め込まれ、多層接続手段17が形成される。またメッキ膜は、ここではCuを採用したが、Au、Ag、Pd等を採用しても良い。

【0063】

本発明の第7の工程は、図9を参照して、第2の導電配線層14Aを第2の絶縁層18で被覆することにある。

【0064】

図9を参照して、第2の絶縁層18による被覆は、樹脂シートを真空プレスまたはラミネートによる方法で行うか、液状樹脂を印刷またはロールコーターまたはディップコーターで塗布することができる。真空プレスは、熱硬化性樹脂から成るプリプレグシートを重ねて真空でプレスする方法であり、複数枚の積層板1

0を一括して処理することができる。ラミネートによる方法は、積層板10を1枚ずつローラーを用いて、熱硬化性樹脂シートを接着する。この方法では、アフターキュアの工程はバッチ処理により別工程で行うが、厚みを精度良くコントロールできるメリットを有する。また液状樹脂は各方法で塗布後に乾燥処理を行う。

【0065】

本発明の第8の工程は、図10を参照して、第2の絶縁層18を部分的に除去することにより第2の導電配線層14Aを選択的に露出させて露出部を形成することにある。

【0066】

図10を参照して、第2の絶縁層18上に載置予定の半導体素子19との電氣的接続を行うために、第2の絶縁層18を部分的に除去して第2の導電配線層14Aを露出させる。露出する第2の導電配線層14Aはボンディングパッドとなる部分である。第2の絶縁層18が感光性の材料から成る場合は、公知のリソグラフィ工程にて、第2の絶縁層18を部分的に除去することができる。また、レーザーにより第2の絶縁層18を部分的に除去することもできる。レーザーとしては、炭酸ガスレーザーが好ましい。またレーザーで第2の絶縁層18を蒸発させた後、開口部の底部に残査がある場合は、過マンガン酸ソーダまたは過硫酸アンモニウム等でウェットエッチングし、この残査を取り除く。

【0067】

次に、露出してボンディングパッドとなる第2の導電配線層14Aの表面にメッキ層21を形成する。メッキ層21の形成は無電界メッキ法または電界メッキ法で金または銀を付着させることにより行うことができる。本件では無電界メッキ法でAu膜を形成している。

【0068】

本発明の第9の工程は、図11を参照して、第2の絶縁層18上に半導体素子19を固着して半導体素子19と第2の導電配線層14Aとを電氣的に接続することにある。

【0069】

半導体素子 19 はベアチップのまま第 2 の絶縁層 18 上に絶縁性接着樹脂でダイボンドされる。半導体素子 19 とその下の第 2 の導電配線層 14 A とは第 2 の絶縁層 18 で電氣的に絶縁されるので、第 2 の導電配線層 14 A は半導体素子 19 の下でも自由に配線でき、多層配線構造を実現できる。

【0070】

また、半導体素子 19 の各電極パッドは周辺に設けた第 2 の導電配線層 14 A の一部であるボンディングパッドにボンディングワイヤー 20 で接続されている。半導体素子 19 はフェイスダウンで実装されても良い。この場合、半導体素子 19 の各電極パッド表面に半田ボールやバンプが設けられ、積層板 10 の表面には半田ボールの位置に対応した部分に第 2 の導電配線層 14 A から成るボンディングパッドと同様の電極が設けられる。

【0071】

ワイヤーボンディングの時の積層板 10 を用いるメリットについて述べる。一般に Au 線のワイヤーボンディングの際は、120℃～300℃に加熱される。この時、第 2 の導電膜 12 が薄いと、積層板 10 が反り、この状態でボンディングヘッドを介して積層板 10 が加圧されると、積層板 10 に傷が発生する可能性がある。しかし、第 2 の導電膜 12 自体が厚く形成されることでこれらの問題を解決することができる。

【0072】

本発明の第 10 の工程は、図 12 を参照して、半導体素子 19 を封止樹脂層 22 で被覆することにある。

【0073】

積層板 10 は、モールド装置にセットされて樹脂モールドを行う。モールド方法としては、トランスファーモールド、インジェクションモールド、塗布、ダイピング等でも可能である。しかし、量産性を考慮すると、トランスファーモールド、インジェクションモールドが適している。

【0074】

本工程では、モールドキャビティーの下金型に積層板 10 はフラットで当接される必要があるが、厚い第 2 の導電膜 12 がこの働きをする。しかもモールドキ

ャビティーから取り出した後も、封止樹脂層 13 の収縮が完全に完了するまで、第 2 の導電膜 12 によってパッケージの平坦性を維持している。すなわち、本工程までの積層板 10 の機械的支持の役割は第 2 の導電膜 12 により担われている。

【0075】

本発明の第 11 の工程は、図 13 を参照して、第 2 の導電膜 12 を除去して第 3 の導電膜 13 を裏面に露出させることにある。

【0076】

第 2 の導電膜 12 をマスクなしで全面が除去されるようにエッチングする。このエッチングは、塩化第 2 鉄または塩化第 2 銅を用いたケミカルエッチングで良く、第 2 の導電膜 12 は全面的に除去される。このように第 2 の導電膜 12 は全面的に除去することにより第 3 の導電膜 13 は絶縁層 15 から露出する。上述したように、第 3 の導電膜 13 は第 2 の導電膜 12 をエッチングする溶液にはエッチングされない材料から形成されているので、本工程に於いては第 3 の導電膜 13 はエッチングされない。

【0077】

本発明の特徴は、第 2 の導電膜 12 をエッチングにより除去する工程に於いて、第 3 の導電膜 13 がバリア層となることで、絶縁層 17 および第 3 の導電膜 13 から成る裏面が平坦に形成されることにある。第 2 の導電膜 12 はエッチングにより全面的に除去されるので、エッチングの最終段階では、第 3 の導電膜 13 もエッチング液に接触する。上述したように、第 3 の導電膜 13 は、Cu から成る第 2 の導電膜 12 をエッチングする塩化第 2 鉄および塩化第 2 銅にはエッチングされない材料から成る。従って、第 3 の導電膜の下面でエッチングはストップするので、第 3 の導電膜 13 はエッチングのバリア層として機能している。なお、本工程以後では、封止樹脂層 22 により全体が機械的に支持されている。

【0078】

本発明の第 12 の工程は、図 14 から図 16 を参照して、第 3 の導電膜 13 の所望個所に外部電極 24 を形成することにある。

【0079】

この時Agのマイグレーションが問題視される環境で使用されるような場合には、絶縁シート9での被覆を行う前に、第3の導電膜13を選択エッチングして除去した方が良い。先ず図14を参照して、第3の導電膜13は外部電極24を形成する部分を露出して溶剤で溶かしたエポキシ樹脂等をスクリーン印刷してオーバーコート樹脂23で大部分を被覆する。前記オーバーコート樹脂23が感光性の材料から成る場合は、外部電極24を形成する部分は公知のリソグラフィ工程にて前記オーバーコート樹脂23を部分的に除去することができる。次に、図15を参照して、半田のリフローあるいは半田クリームのスクリーン印刷によりこの露出部分に外部電極24を同時に形成する。

【0080】

最後に、図16を参照して、積層板10には回路装置が多数マトリックス状に形成されているので、封止樹脂層22およびオーバーコート樹脂23をダイシングしてそれらを個々の回路装置に分離する。

【0081】

本工程に於いては、裏面に露出した第3の導電膜13が、外部電極24を形成する際のメッキ層となるので、第3の導電膜13が外部電極24のみの場合は新たにメッキ層を形成する工程を省略することができる。また、Cu部をダイシングせずに封止樹脂層22およびオーバーコート樹脂23のみをダイシングすることにより、個々の回路装置に分離できるので、ダイシングを行うダイサーの摩耗を減少させることができる。

【0082】

図17を参照して、具体化された本発明の製造方法による回路装置1を説明する。まず、実線で示すパターンは第2の導電配線層14Aであり、点線で示すパターンは第1の導電配線層11Aである。第2の導電配線層14Aは半導体素子19を取り巻くようにボンディングパッドが周辺に設けられ、一部では2段に配置されて多パッドを有する半導体素子19に対応している。第2の導電配線層14Aより成るボンディングパッドは半導体素子19の対応する電極パッドとボンディングワイヤー20で接続され、ボンディングパッドからファインパターンの第2の導電配線層14Aが半導体素子19の下に多数延在されて、黒丸で示す多

層接続手段 17 で第 1 の導電配線層 11A と接続されている。また第 1 の導電配線層 11A もファインパターンが形成でき、更に多くの外部電極 24 を形成できる。

【0083】

斯かる構造であれば、200 以上パッドを有する半導体素子でも、第 2 の導電配線層 14A のファインパターンを利用してファインパターン化された所望の第 1 の導電配線層 11A まで多層配線構造で延在でき、第 3 の導電膜 13 に設けられた外部電極 24 から外部回路への接続が行える。

【0084】

図 18 を参照して、具体化された他の形態の回路装置 1A を説明する。ここでは、回路装置 1A は、点線で示す第 2 の導電配線層 14A が形成され、第 2 の導電配線層 14A 上に、半導体素子 19、チップ部品 25 およびベアのトランジスタ 26 が実装されている。チップ部品 25 としては、抵抗、コンデンサ、ダイオード、コイル等の受動部品・能動部品を全般的に採用することができる。また、内蔵される部品同士は、第 1 の導電配線層 11A またはボンディングワイヤ 20 を介して電氣的に接続されている。更に、半導体素子 19 に対応する箇所には、第 1 の導電配線層 11A が形成されており、第 3 の導電膜 13 に設けられた外部電極 24 から外部回路への接続が行える。

【0085】

【発明の効果】

本発明によれば、薄く形成された第 1 の導電膜 11 をエッチングして第 1 の導電配線層 11A を形成する工程に於いて、バリア層として第 3 の導電膜 13 を設けることにより、所定の深さでエッチングをストップさせることができる。従って、第 1 の導電膜 11 を薄く形成することにより、第 1 の導電配線層 11A を微細に形成することができる利点を有する。更に、第 1 の絶縁層 15 を介して、第 2 の導電配線層 14A も微細に形成されるので、多層配線を実現することができる。

【0086】

更に、第 2 の導電膜 12 を裏面からのエッチングにより全面的に除去する工程

に於いて、第3の導電膜13がバリヤ層として機能することにより、絶縁層15とそこから露出する第3の導電膜とから成る裏面を平坦に形成することができる利点を有する。このことから完成品である回路装置の裏面の平坦性を向上させることができるので、その品質を向上させることができる。

【図面の簡単な説明】

- 【図1】 本発明の回路装置の製造方法を説明する断面図である。
- 【図2】 本発明の回路装置の製造方法を説明する断面図である。
- 【図3】 本発明の回路装置の製造方法を説明する断面図である。
- 【図4】 本発明の回路装置の製造方法を説明する断面図である。
- 【図5】 本発明の回路装置の製造方法を説明する断面図である。
- 【図6】 本発明の回路装置の製造方法を説明する断面図である。
- 【図7】 本発明の回路装置の製造方法を説明する断面図である。
- 【図8】 本発明の回路装置の製造方法を説明する断面図である。
- 【図9】 本発明の回路装置の製造方法を説明する断面図である。
- 【図10】 本発明の回路装置の製造方法を説明する断面図である。
- 【図11】 本発明の回路装置の製造方法を説明する断面図である。
- 【図12】 本発明の回路装置の製造方法を説明する断面図である。
- 【図13】 本発明の回路装置の製造方法を説明する断面図である。
- 【図14】 本発明の回路装置の製造方法を説明する断面図である。
- 【図15】 本発明の回路装置の製造方法を説明する断面図である。
- 【図16】 本発明の回路装置の製造方法を説明する断面図である。
- 【図17】 本発明により製造された回路装置を説明する平面図である。
- 【図18】 本発明により製造された回路装置を説明する平面図である。
- 【図19】 従来の半導体装置の製造方法を説明する図である。
- 【図20】 従来の半導体装置の製造方法を説明する図である。
- 【図21】 従来の半導体装置の製造方法を説明する図である。
- 【図22】 従来のフレキシブルシートを説明する図である。

【符号の説明】

10

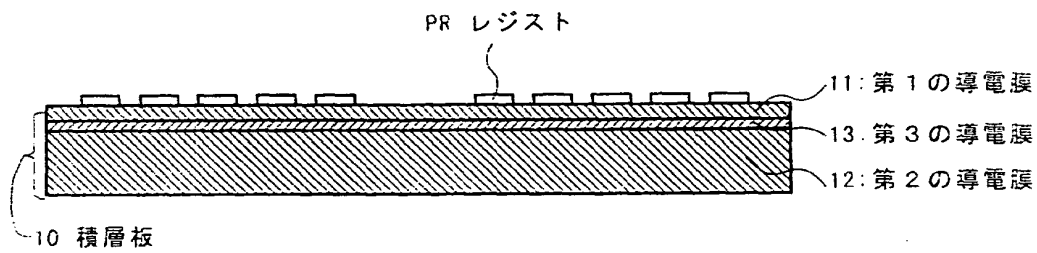
積層板

1 1	第 1 の導電膜
1 1 A	第 1 の導電配線層
1 2	第 2 の導電膜
1 3	第 3 の導電膜
1 4	第 4 の導電膜
1 4 A	第 2 の導電配線層
1 5	第 1 の絶縁層
1 6	貫通孔
1 7	多層接続手段
1 8	第 2 の絶縁層
1 9	半導体素子
2 0	ボンディングワイヤ
2 1	メッキ層
2 2	封止樹脂層
2 3	オーバーコート樹脂
2 4	外部電極

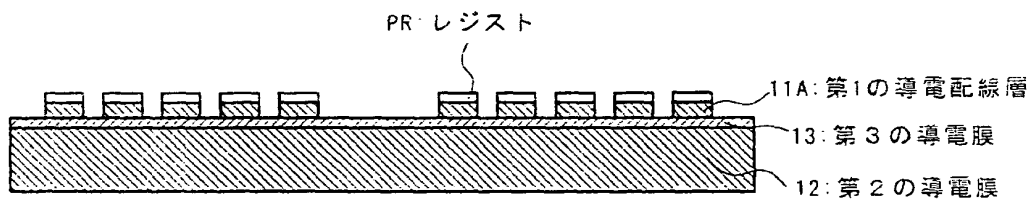
【書類名】

図面

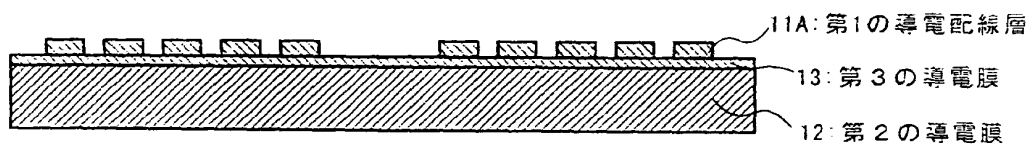
【図 1】



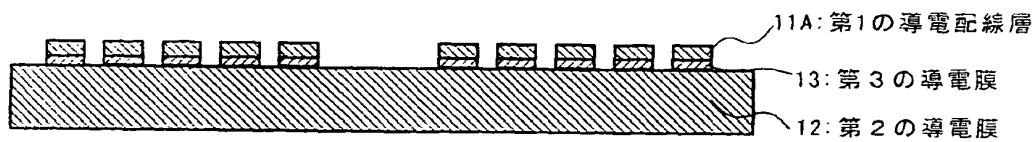
【図 2】



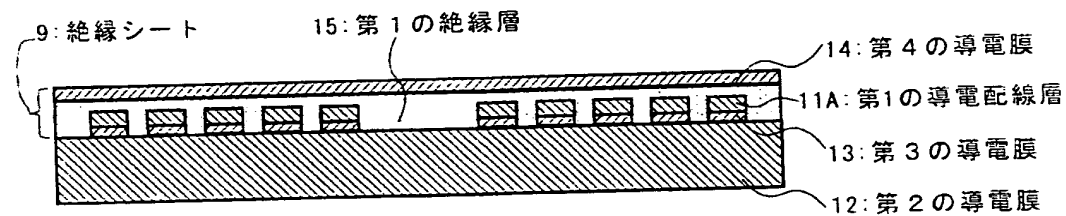
【図 3】



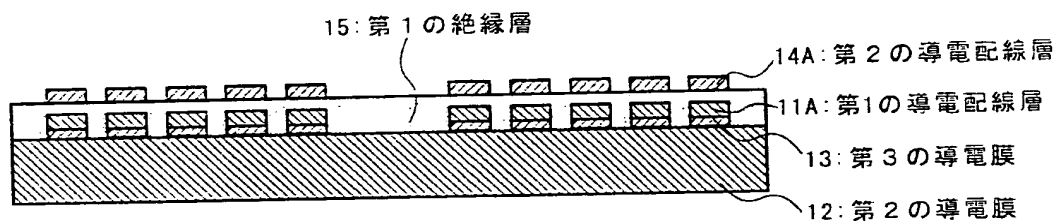
【図 4】



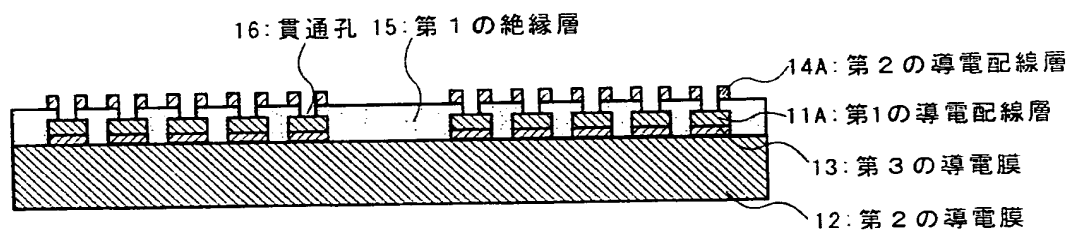
【図 5】



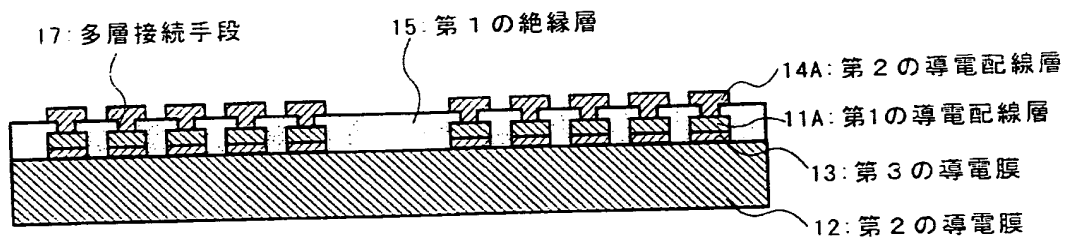
【図 6】



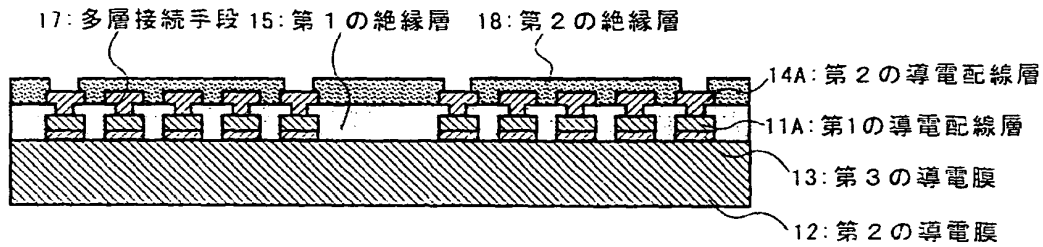
【図 7】



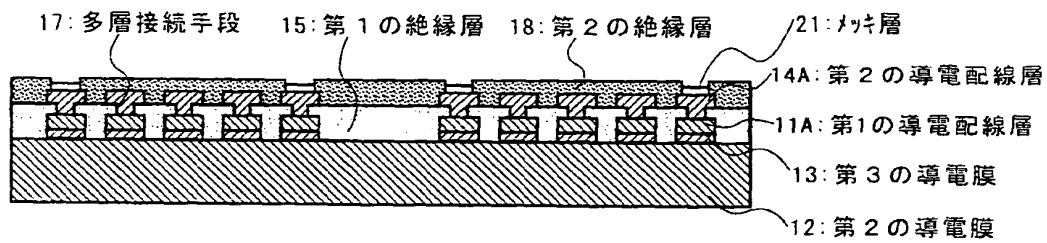
【図 8】



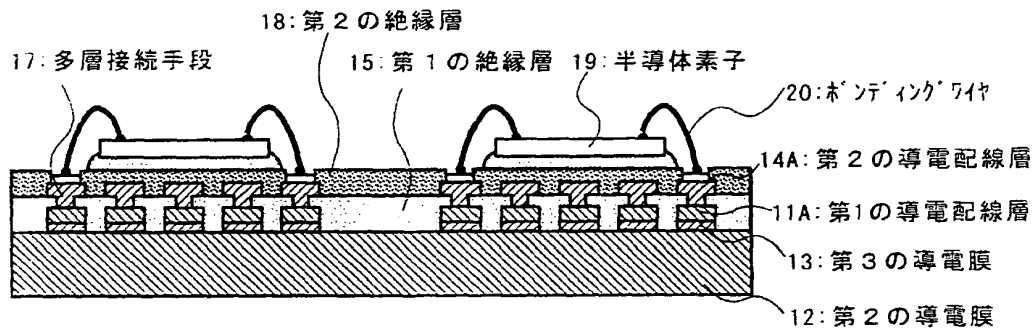
【図 9】



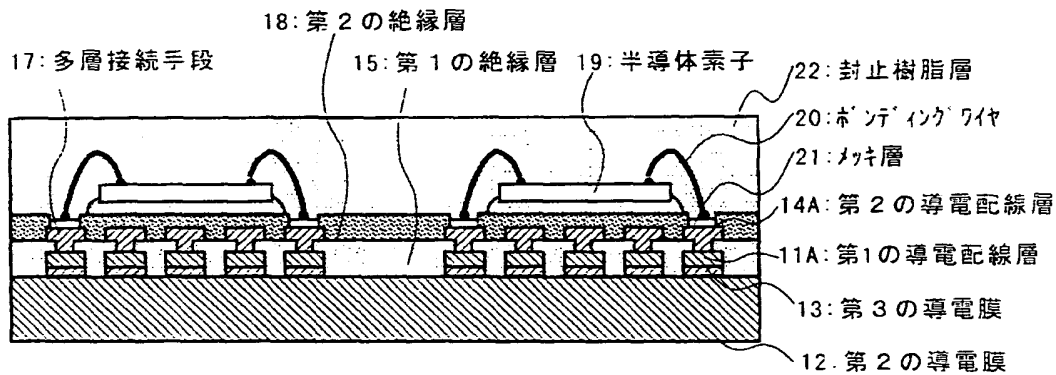
【図 10】



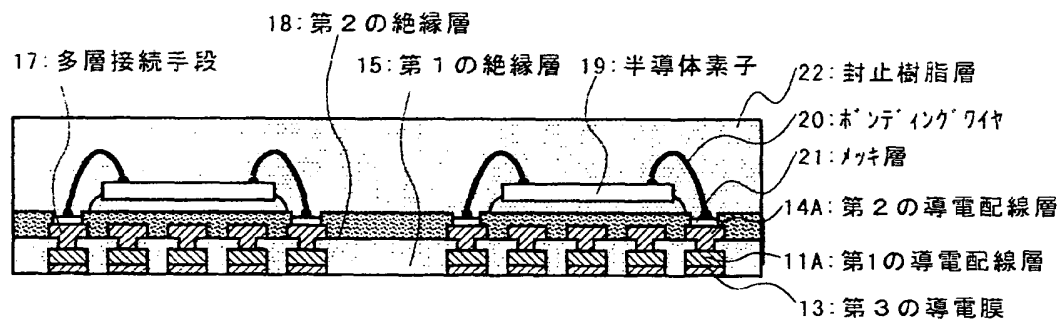
【図 11】



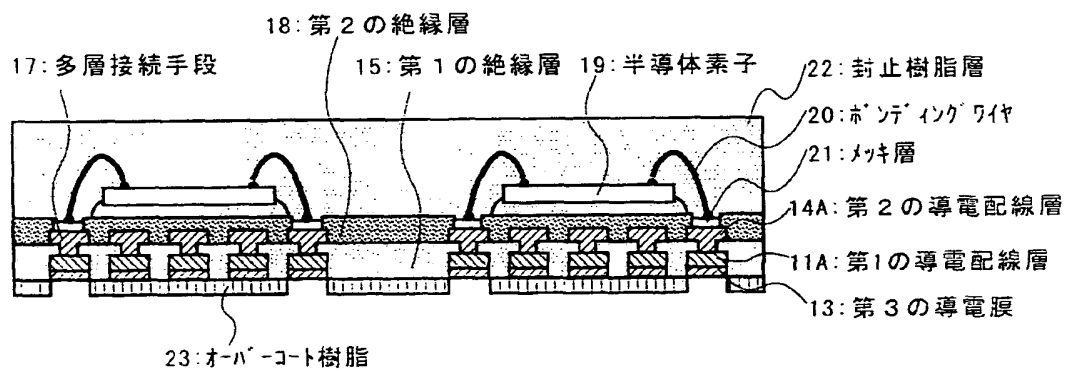
【図12】



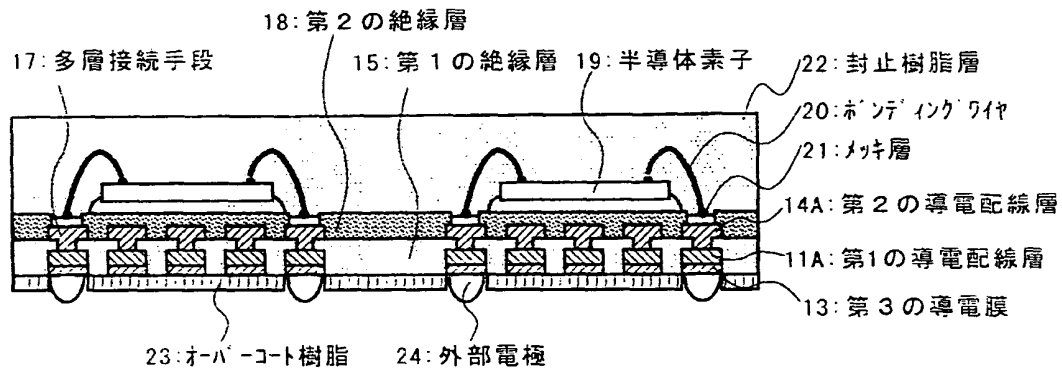
【図13】



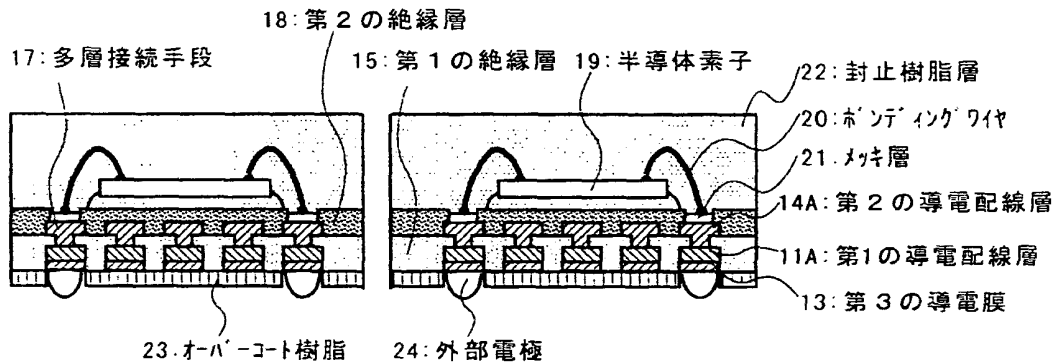
【図14】



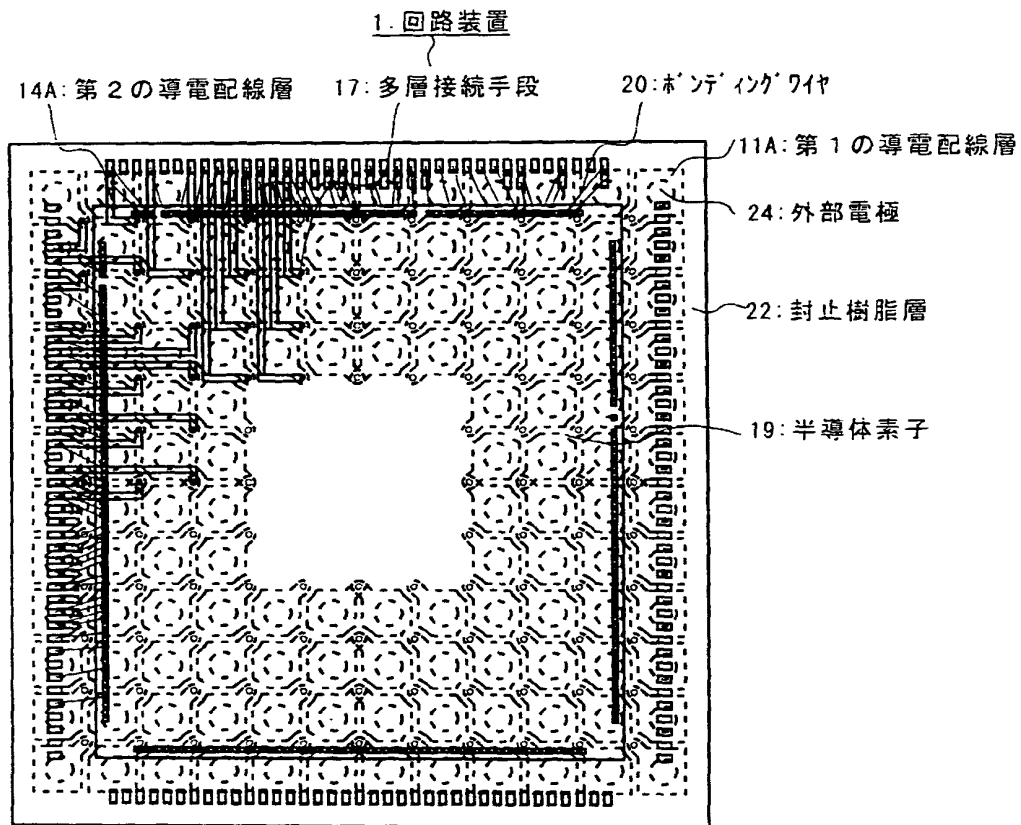
【図15】



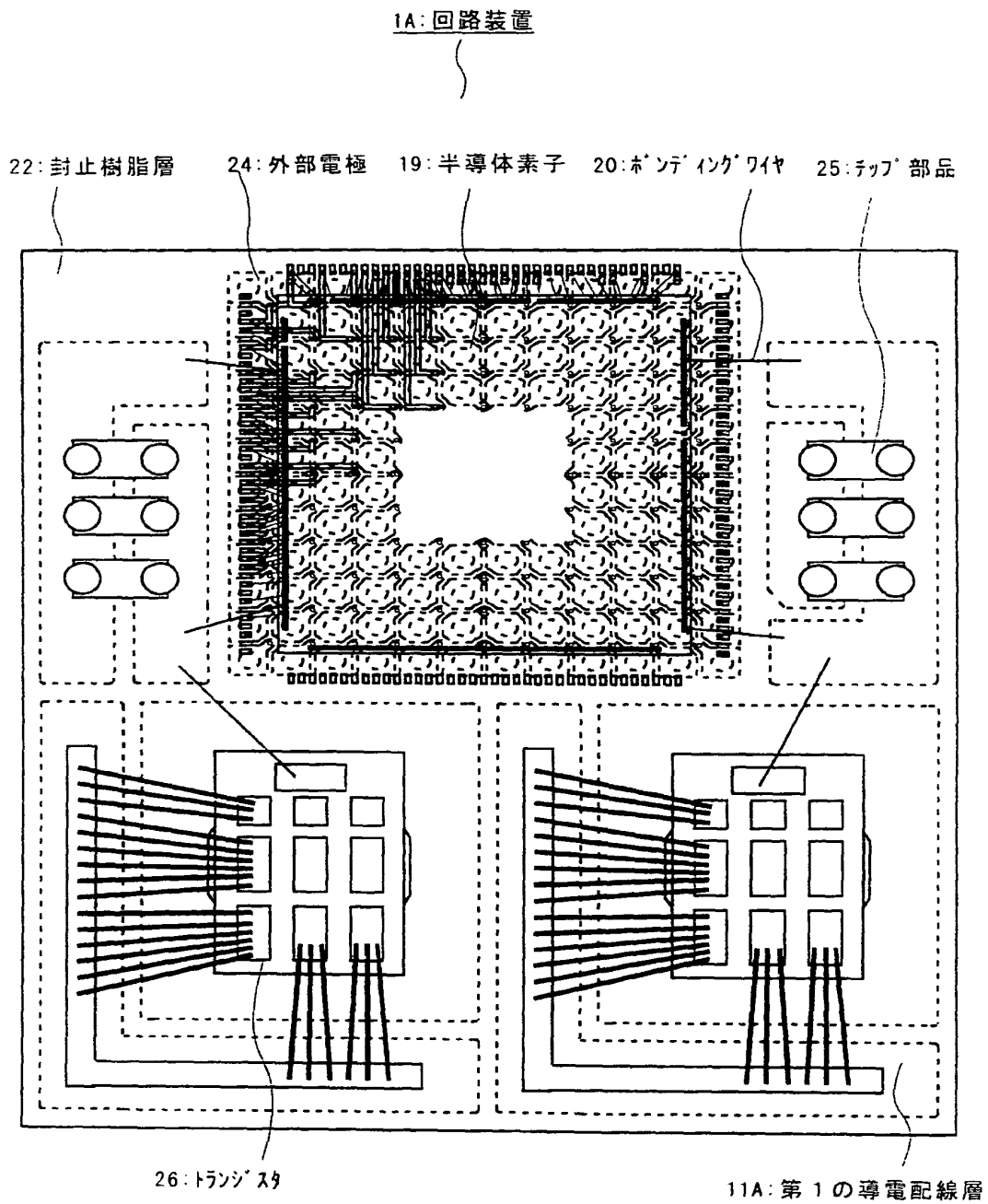
【図16】



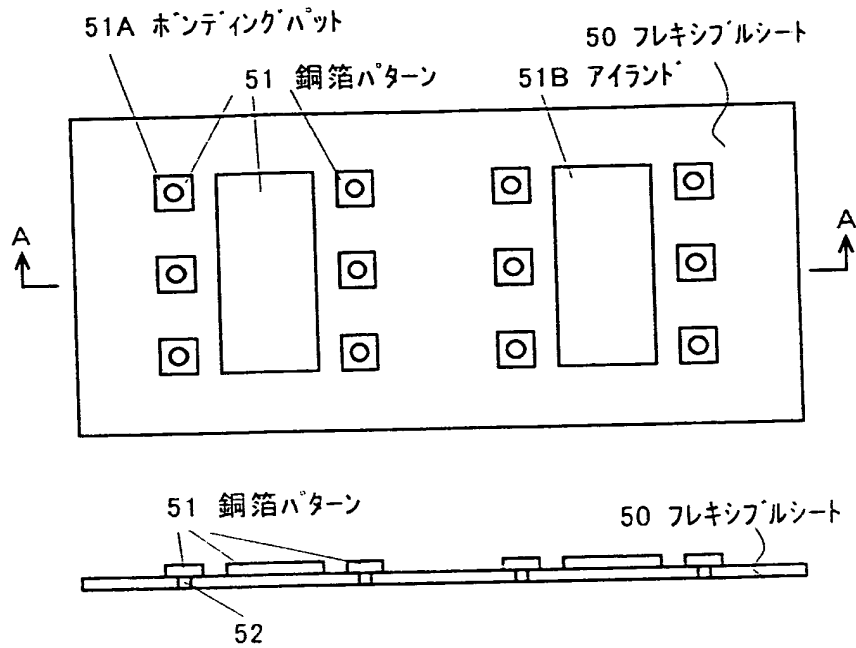
【図 17】



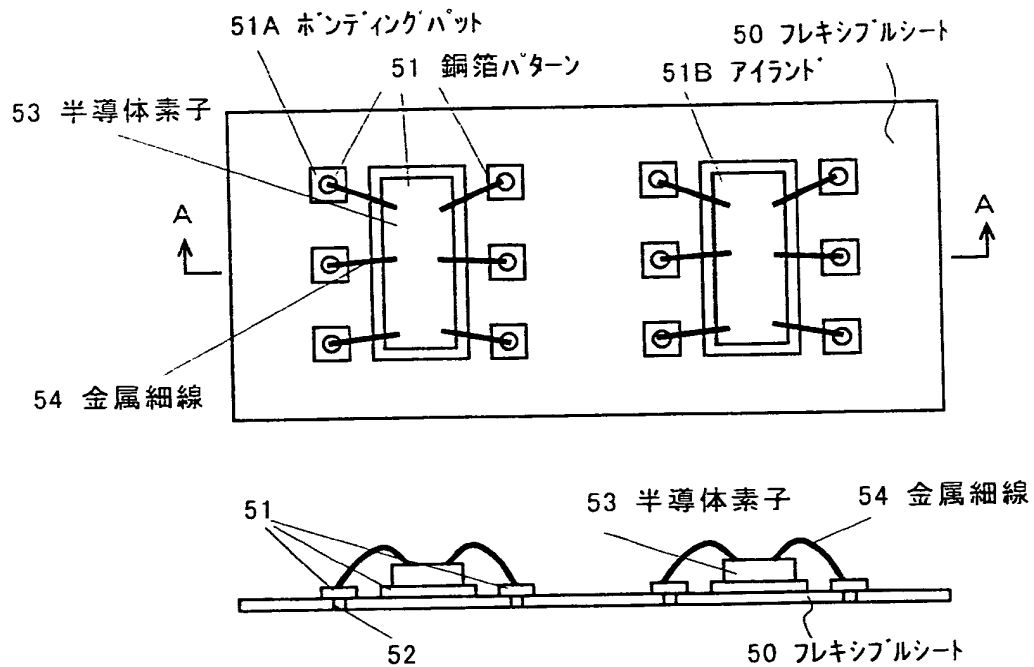
【図18】



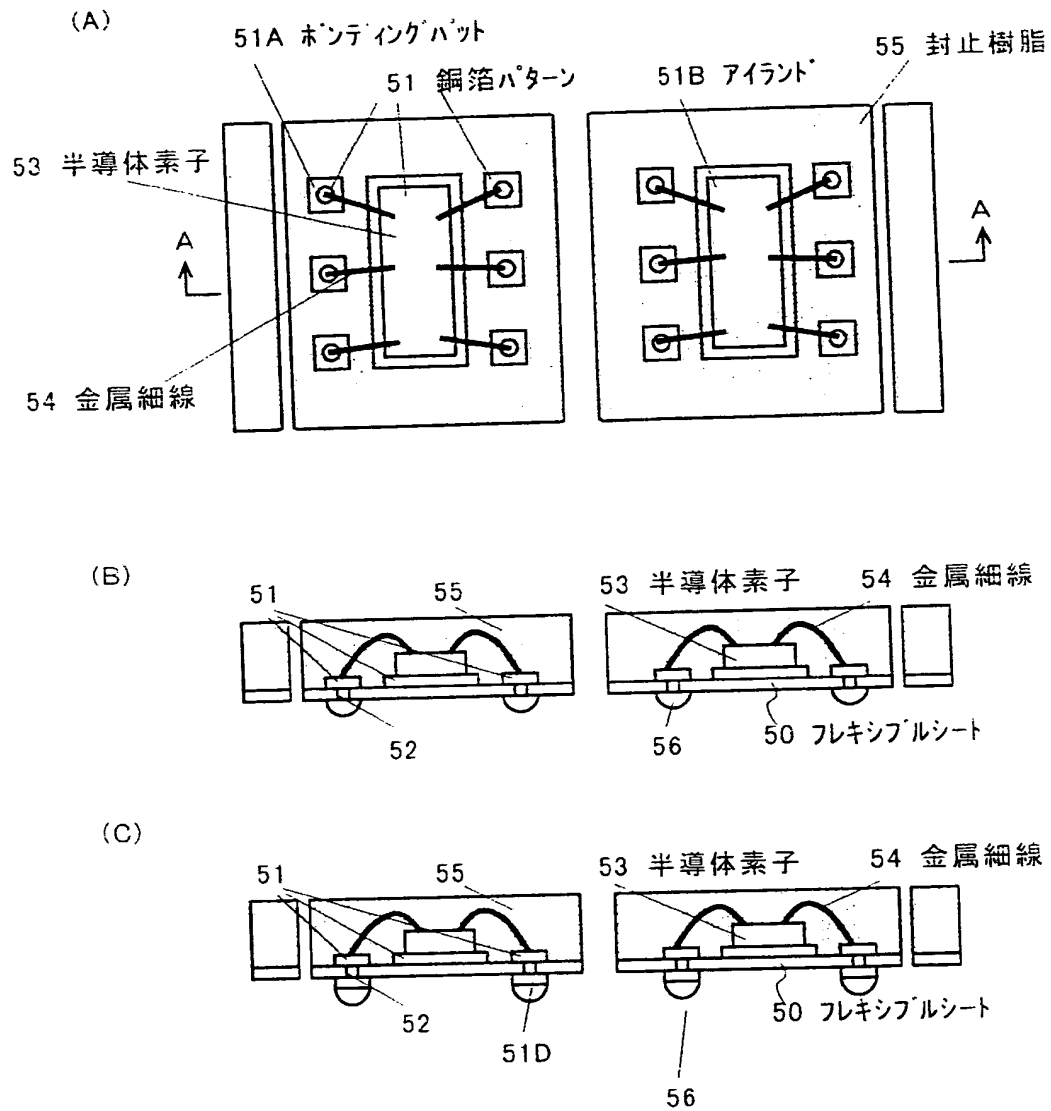
【図 19】



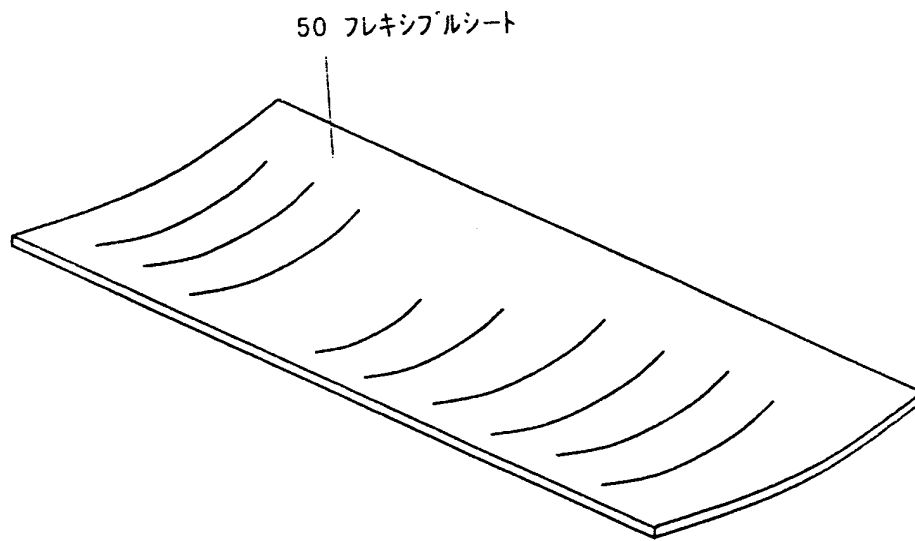
【図 20】



【図 21】



【図 22】



【書類名】 要約書

【要約】

【課題】 従来、導電パターンを持ったフレキシブルシートを支持基板として採用し、この上に半導体素子を実装し、全体をモールドした半導体装置が開発されている。この場合多層配線構造が形成できない問題や製造工程での絶縁樹脂シートの反りが顕著である問題を発生させる。

【解決手段】 薄い第1の導電膜11と厚い第2の導電膜12が第3の導電膜13を介して積層された積層板10を用いる。第1の導電膜11をエッチングすることにより第1の導電配線層11Aを形成する工程では、第3の導電膜13でエッチングがストップすることにより、エッチングの深さを制御することができる。従って、第1の導電膜11を薄く形成することにより、第1の導電配線層11Aを微細なパターンとすることが可能となる。また、第1の絶縁層15を介して第2の導電配線層14Aを形成するので、多層配線を実現することができる。

【選択図】 図4

特願 2002-281888

出願人履歴情報

識別番号

[000001889]

1. 変更年月日 1990年 8月24日
[変更理由] 新規登録
住 所 大阪府守口市京阪本通2丁目18番地
氏 名 三洋電機株式会社
2. 変更年月日 1993年10月20日
[変更理由] 住所変更
住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社

特願 2002-281888

出 願 人 履 歴 情 報

識別番号

[301079420]

1. 変更年月日

2001年12月10日

[変更理由]

新規登録

住 所

群馬県伊勢崎市喜多町29番地

氏 名

関東三洋電子株式会社

2. 変更年月日

2002年 6月24日

[変更理由]

名称変更

住所変更

住 所

群馬県邑楽郡大泉町仙石二丁目2468番地1

氏 名

関東三洋セミコンダクターズ株式会社